

Metodika návrhu analogově digitálních integrovaných obvodů

Studijní materiál k předmětu A4M34SIS – ČVUT FEL – katedra mikroelektroniky

Abstrakt: - Článek obsahuje stručný náhled na problematiku návrhu integrovaných obvodů. Jejím cílem je přiblížit důležitost integrovaných obvodů jako takových, z toho vyplývající velké nároky na jejich parametry jako je cena, velikost, životnost, funkčnost a další, ale hlavně přiblížit čtenáři možnosti a algoritmy jejich návrhu, seznámit ho s hlavními nástroji dnes běžně užívanými pro toto odvětví průmyslu a z toho vyplývajícími možnostmi návrhu analogově digitálních integrovaných obvodů.

1 Úvod

Ve všech odvětvích průmyslu se vyskytují integrované obvody. Ať už jde o automobilový průmysl, letectví, zdravotnictví nebo například těžební průmysl, všude je zapotřebí integrovaných obvodů (tedy elektroniky) pro nejrůznější aplikace.

Proto je tedy kladen velký důraz jak na jejich návrh, tak na použité technologie pro jejich výrobu, tak na jejich parametry, jako je spotřeba, velikost, životnost a podobně.

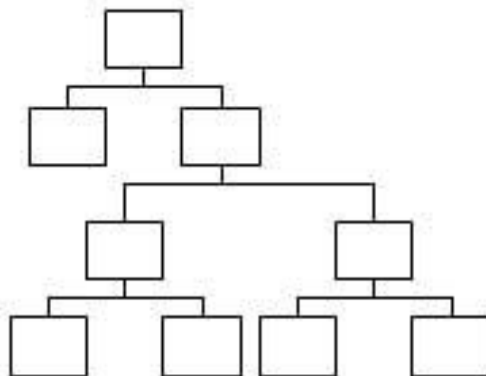
V této práci bych se rád věnoval problematice návrhu integrovaných obvodů, tedy té části, která je mezi požadavkem na určitý integrovaný obvod, a té části výrobního postupu, kde se integrovaný obvod skutečně vyrobí.

2 Návrh integrovaných obvodů

Samotný výraz „návrh integrovaných obvodů“ v sobě skrývá velké množství kroků, které je potřeba provést. Ale jednotlivé návrhy se mohou od sebe lišit už v podstatě samotným návrhovým algoritmem.

2.1 Metodiky návrhu

Dnes asi nejpoužívanější algoritmus se označuje jako Top – Down, což v podstatě označuje, viz Obr. 1, že řešený problém se rozděluje na jednotlivé podproblémy, ty se dělí na další podproblémy a ty se konečně rozdělí na elementární úlohy, které se vyřeší a jejich řešení se složí dohromady, až vznikne řešení celého řešeného problému.



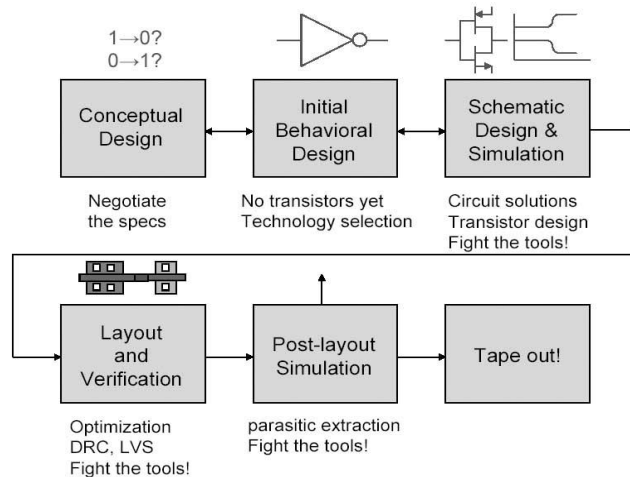
Obr. 1: Metodika „Top – Down“

2.2 Návrhové styly

Co se týče tohoto algoritmu, je třeba ještě podotknout, že struktura řešení se také mění podle množství čipů, které se budou vyrábět, což se kryje s cenou, jakou budou jednotlivé čipy stát. Jen na okraj bych uvedl, že pokud se bude vyrábět čipů málo, je lepší použít nějaká předdefinovaná hradlová pole, popřípadě předpřipravené buňky a z nich potom požadovaný integrovaný obvod „složit“, ale v aplikacích, kde bude výroba v tisících kusů (např. automobilový průmysl), se používá tzv. plně zákaznický návrh, což znamená, že řešení probíhá až do jednotlivých tranzistorů, což je sice relativně dražší, ale výhody (menší spotřeba, menší plocha čipu atd.) se projeví při masové výrobě a potom je cena na 1 čip daleko menší.

2.3 Kroky návrhu

Jednotlivé kroky návrhu integrovaného obvodu se dají přiblížit pomocí Obr. 2.



Obr. 2: Kroky návrhu integrovaných obvodů

Prvním krokem je určitý návrh koncepce řešení našeho problému. V podstatě se snažíme navrhnout určitou osnovu řešení na základě specifikací, které se od řešení vyžadují. Může se jednat například o napájecí napětí obvodu, jeho spotřeba nebo například zabraná plocha integrovaného obvodu na čipu.

Dalším krokem návrhu našeho integrovaného obvodu je výběr technologie, pomocí které se obvod bude vyrábět a také například přibližné blokové schéma (které může napomoci výběru technologie). Zde bude hrát roli například cena dostupných technologií, jejich využitelnost pro řešení daného problému a podobně.

Třetím krokem je návrh přesného schématu řešení na základě rozdělení řešení do základních bloků, ty rozdělíme do menších bloků ... až řešíme elementární bloky na tranzistorové úrovni. Zde už samotný návrh provádíme pomocí návrhových nástrojů, o jejichž využití se zabývá kapitola 3.

Čtvrtou částí postupu návrhu integrovaného obvodu je tzv. layout. Jde v podstatě o převedení schématu do takové podoby, s kterým si poradí výrobní zařízení, kde se bude integrovaný obvod vyrábět. Jedna se tedy o návrh masek, pomocí kterých se bude obvod vyrábět. Řeší se zde tedy přesná topologie obvodu, rozmístění jednotlivých součástek. Zde se opět neobejdeme bez návrhových nástrojů.

Dalším krokem je simulace obvodu, v které se extrahují parazitní vlastnosti součástek, které se doplní do schématu a ověří se funkčnost obvodu. Kroky 3 až 5 mohou vždy vrátit postup návrhu zpět (k bodu 3 nebo 4) podle toho, jestli výsledky simulací návrhu odpovídají požadavkům.

Posledním krokem je již podstoupení našeho návrhu do výroby. Důležitý krok je samozřejmě ještě proměření našeho návrhu, neboť simulace pomocí návrhových nástrojů je jedna věc, ale reálný obvod druhá věc. Pokud vyrobený obvod neodpovídá požadavkům, postup se od určitého bodu opakuje, popřípadě dochází k určitým modifikacím a podobně.

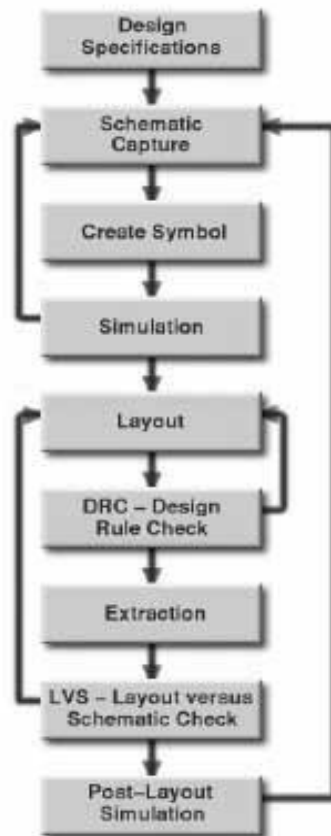
3 Návrhové nástroje

Asi nejdůležitějším krokem při návrhu integrovaných obvodů je použití návrhových nástrojů. Ty pomocí svých simulací šetří čas i peníze, protože se jedná pouze o simulaci a tedy se nemusí nic vyrábět. Je kladen důraz pouze na velikost výpočetní kapacity.

Jedním z nejpoužívanějších nástrojů je systém Cadence, o kterém bych se zmínil podrobněji.

3.1 Cadence

Návrh pomocí tohoto nástroje se dá opět shrnout do sekvence po sobě následujících částí, které si teď přiblížíme (viz Obr. 3).



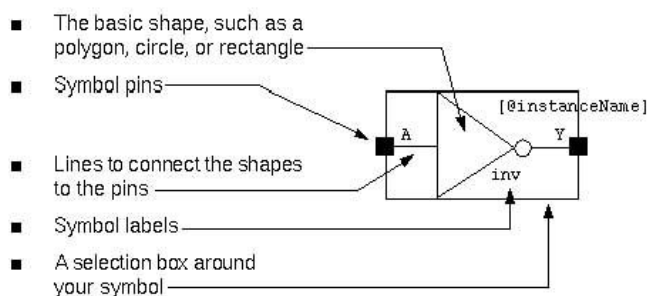
Obr. 3: Postup návrhu integrovaného obvodu pomocí návrhového systému Cadence

Prvním krokem je samozřejmě výčet specifikací, které se od navrhovaného integrovaného obvodu očekávají. Těchto parametrů se drží celý návrh.

Ještě než přikročím k dalším krokům návrhu integrovaného obvodu pomocí nástroje Cadence, chtěl bych podotknout, že cílem této práce není přesný návod, jak v tomto prostředí pracovat a tedy tato práce bude obsahovat stručný přehled tohoto prostředí, který by měl odhalit jeho možnosti a součásti.

3.1.1 Návrh schématu

Další tři kroky (krok 2 až krok 4) se dají souhrnně popsat jako návrh schématu obvodu a jeho simulace. Jak již bylo popsáno výše, problém se dělí na dílčí obvody, které se dělí na dílčí obvody ... a ty se zde nazývají symboly (viz. Obr. 4).



Obr. 4: Symbol

Výše uvedený příklad (Obr. 4) uvádí symbol invertoru (který by se mohl například skládat ze dvou tranzistorů).

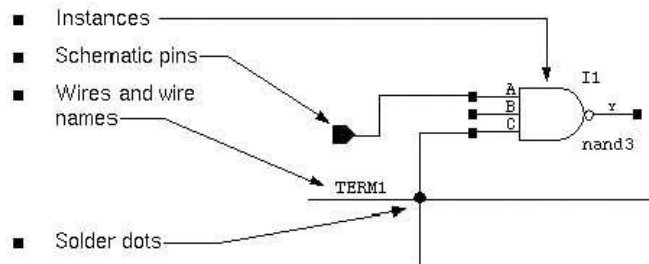
V podstatě si navrhujeme novou součástku, kterou dále definujeme schématem (schéma samozřejmě může obsahovat další symboly).

Toto schéma se navrhuje na tzv. tranzistorové úrovni. Obsahuje elementární elektronické součástky (tranzistory, diody, rezistory a další), které jsou vzájemně propojeny (viz. Obr. 5), aby odpovídaly kladeným požadavkům.

Schéma tedy obsahu prvky zvané „Instance“, které může být určitá součástka z některé knihovny součástek a zde bych se pozastavil.

Sytém Cadence obsahuje určité knihovny, které obsahují nějaké součástky. Knihovny například odpovídají určité výrobní technologii a uvnitř ní nalezneme součástky, které jsou v ní použitelné. Pokud tedy navrhujeme integrovaný obvod, který se bude vyrábět v té které technologii, jsme omezeni při návrhu obsahem té které knihovny. Další knihovny například obsahují ideální součástky, které se mohou hodit například pro rychlou simulaci dílčího problému, popřípadě obsahují ideální zdroje a podobně.

Za připomínku rovněž stojí, že my při návrhu rovněž vytváříme schéma v určité knihovně a pokud z tohoto schématu vytvoříme i symbol, můžeme náš obvod použít i v dalším návrhu, což samozřejmě vyžadujeme (například pokud navrhuje operační zesilovač, který se má využít při návrhu napěťové reference).

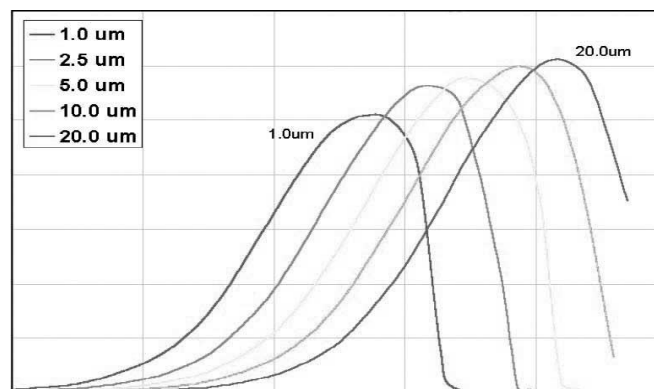


Obr. 5: Schéma

Dále je nutno podotknout, že všechny součástky jsou popsány tzv. modelem. Jde v podstatě o popis součástky, jak se chová při určitých vstupních podmínkách, jako je napětí, teplota a podobně.

Pro úplnost ještě připomínám, že z Obr. 5 je dále vidět, že schéma kromě součástek samozřejmě obsahuje vodiče (jejich označení), Piny a podobně, což je uživatěm produktů jako Orcad a podobných jistě dobře známo.

Pokud již máme navržené schéma je nutné ho simulovat. Simulace znamená, že zkusíme, jak se bude obvod chovat za námi definovaných podmínek. Z těchto simulací zjistíme, jestli naše schéma odpovídá požadavkům, které jsme na něj při návrhu kladli. Pokud ano, postoupíme dál, pokud ne, musíme schéma modifikovat, popřípadě začít nanovo.



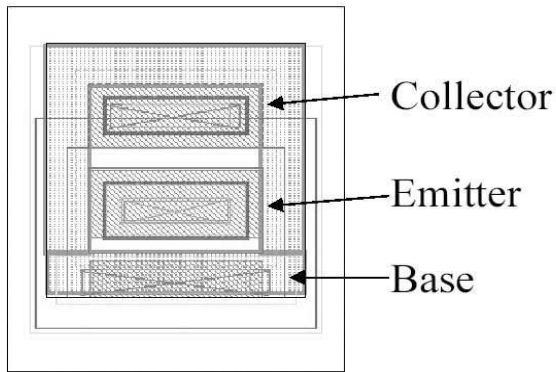
Obr. 6: Výstup nástroje Spectre

Simulace v prostředí Cadence nám zajišťuje nástroj Spectre, který nám umožňuje použít širokou škálu simulací, parametrické simulace a mnoho dalších standardních simulací. Tento nástroj obsahuje také prohlížeč grafů výsledků simulací, jejichž výsledky mohou vypadat například jako na Obr. 6.

3.1.2. Layout

V další sérii kroků je třeba navrhnout Layout a ten podstoupit několika kontrolám.

Samotný návrh Layoutu spočívá v rozmístění různých oblastí, jako je N-jáma, aktivní oblasti, oblast Polysilikonu, jednotlivých vrstev metalizací a podobně. Jedná se tedy o návrh přesného geometrického uspořádání tak, jak bude součástka vypadat přímo na čipu. Stručný náhled představuje Obr. 7.



Obr. 7: Layout

Tento obrázek představuje layout bipolárního tranzistoru. V praxi samozřejmě pomáhá barevné rozlišení jednotlivých oblastí, které odpovídají různým maskám.

Jakmile dokončíme předpokládaný layout integrovaného obvodu, je třeba provést první kontrolu, zvanou DRC (design rule check), což znamená, že se provede kontrola návrhových pravidel.

Návrhová pravidla jsou daná technologií. Jsou to převážně dané minimální rozměry různých partií layoutu, při kterých je zaručena funkčnost obvodu v praxi. Jedná se například o minimální délku kanálu MOS tranzistoru, vzdálenost dvou různých N-jam, které jsou na různém potenciálu a podobně. Tyto rozměry jsou dány například jevem zvaným mismatch, což znamená, že se masky mohou oproti sobě posunout a pokud by nebyly dodrženy návrhová pravidla, mohlo by se snadno stát, že by obvod přestal zastávat funkci, ke které byl navržen.

Pokud DRC kontrola hlásí chyby, je třeba layout upravit.

Další kontrolou je tzv. LVS (layout vs. schematic) kontrola, před níž je nutné provést extrakt schématu z layoutu. Jedná se o porovnání layoutu a schématu, z kterého se při návrhu schématu vycházelo. Samozřejmě požadujeme, aby oba obvody, schéma i layout, byly shodné, jinak je třeba layout upravit.

Posledním krokem před uvedením návrhu do výroby, je extrahování parazit z layoutu, které jsou následně přidány do schématu. Pokud i po tomto kroku všechny simulace proběhnou uspokojivě, je možno navržený obvod podstoupit výrobě.

3.1.3 Verilog

Dalším nástrojem, který nám může hodně pomoci v naší práci při návrhu integrovaných obvodů je Verilog. Je to jeden z HDL (Hardware Description Language), tedy jeden z jazyků, sloužících pro popis hardwaru.

Jeho funkci lze stručně charakterizovat tak, že nahrazuje schéma textem. Popisuje, co systém dělá, ne jak to dělá.

```
module module_name (port_list);
```

Declarations:

*reg, wire, parameter,
input, output, inout,
function, task.....*

Statements:

*Initial statement
Always statement
Module instantiation
Gate instantiation
UDP instantiation
Continuous assignment*

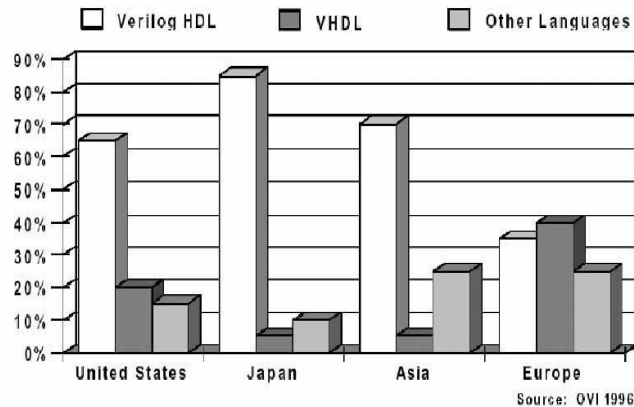
```
endmodule
```

Obr. 8: Modul Verilogu

Základem tohoto jazyka je modul (viz Obr. 8). Jeho definice by se dala přirovnat k definici funkce v nějakém programovacím jazyku. Popisuje vstupní porty, různé parametry a podle nich a definovaného chování určí výstupní veličiny.

Lze tedy takto nahradit určité bloky schématu. Výhoda tohoto přístupu je například rychlost simulace (popis dvěma řádky od simulování například 15 tranzistorů). Toho lze využít například tehdy, pokud máme obvod, který se skládá z dvaceti bloků, a jeden z nich se snažíme optimalizovat. Pokud v takovém případě další bloky popíšeme jednoduše Verilogem, budou naše simulace podstatně rychlejší a my se cíle dobereme podstatně dříve.

Další jeho velká výhoda se projeví při návrhu digitálních obvodů. Pokud si digitální obvod nejprve popíšeme Verilogem (tedy nejprve určíme, co od obvodu chceme), můžeme následně užít nástroj Synopsis, který vygeneruje přímo schéma, což samozřejmě ušetří spoustu práce a času.



Obr. 9: HDL na světě

Zde je také nutné podotknout, že Verilog není jediný užívaný HDL, dalším poměrně užívaným je VHDL. Výhodou Verilogu je například jednoduchost jak k použití, tak k naučení, ale jednou z nevýhod je popis rozsáhlejších obvodů, k čemuž je lepší VHDL. Nedá se tedy jasně říci, který HDL je lepší. Lepší náhled na tuto problematiku by mohl vytvořit Obr. 9, který dokumentuje, jak jsou které HDL používány na světě.

4 Závěr

Tato práce shrnuje současnou metodiku návrhu integrovaných obvodů a dává čtenáři stručný přehled o tom, jak se dají navrhnout integrované obvody zejména prostřednictvím prostředí Cadence.

Použitá literatura

- [1] R. Y. Dinakar, B. S. Goda, J. Mayega, "Cadence Design System Tutorial", Rensselaer Polytechnic Institute, 2003
- [2] A. M. Gharehbaghi, "Digital System Design: Lecture 2: Design", Sharif University of Technology
- [3] J. Christiansen, "IC Design Methodology", CERN – EP/MIC
- [4] P. Denes, "How to Design an Integrated Circuit", Engineering Division, Berkley Laboratory
- [5] P. Franzon, "Tutorial: Verilog Simulation and Synthesis", 2003