

Okruhy a kontrolní otázky k testu v semestru A4B38NVS (verze r. 2017)

Procesory s jádrem ARM Cortex - M3,

(V dalším textu dotazy směřují na jádro ARM Cortex- M3 - proto, pokud je dotaz na procesor, míní se tím ARM Cortex- M3).

Základní rysy architektury, obsazení adresního prostoru, registry, zásobník, způsob jeho využití.

Kde je v adresním prostoru oblast pro vnitřní paměť programu, oblast pro vnitřní paměť SRAM, oblast pro vstupně výstupní a další periferie na čipu procesoru?

Kolik bitů mají registry, adresa, jaký je rozsah adresování, kolik GByte?

Co je to „**Link register**“, k čemu slouží, jak se řeší volání podprogramu a jak se zajistí uložení návratové adresy? Musí se vždy z link registru návratová adresa ukládat do zásobníku, nebo je možné v jednoduchých případech použít přímo návratovou adresu z link registru?

Napište příklad instrukce, která řeší návrat v takovém případě. Napište příklad instrukce řešící návrat z podprogramu, v případě, že je adresa v zásobníku.

Co je to pseudoinstrukce? Co řeší pseudoinstrukce LDR R2, =0x87654321, kde je uložené číslo 0x87654321, když nemůže být součástí normální instrukce (náповěda – *literal pool* – data – literal uložená do programové paměti adresovaná relativní adresou, viz přednášky + „*Arm assembler guide*“)

Jak se zapisují hexadecimální a binární čísla v assembleru ARM, co značí zápisy 2_10010111, 0xFF, jaká čísla to představuje?

Jak se mění adresa vrcholu zásobníku po vykonání instrukce PUSH, kterým směrem se plní zásobník, kde může být umístěn zásobník?

Může být zásobník umístěn od adresy 0x08000 0200 (náповěda: zde je prostor pouze pro ROM. Paměť RAM dle definice může být až 0x2000 0000)?

Může se inicializační hodnota pro zásobník volit 0x2000 0000 ? (náповěda: ne, protože hned při prvním použití zásobníku by došlo k pokus o zápis do prostoru mimo RAM).

Kolik Byte se v zásobníku spotřebuje na uložení jedné návratové adresy? (náповěda: 4 Byte)

Přístup typu BitBandíng – jak se určí adresa pro čtení a zápis typu Bit Bandíng, kolik bitů se zapíše jedním zápisem typu Bit Bandíng? Popište princip a využití adresování metodou bit bandíng. Jak je možno modifikovat pouze jediný bit slova v paměti (náповěda - metoda „read - modify - write, využití logických operací AND, OR). Demonstrujte na příkladu modifikace jediného bitu nejnižšího bitu slova - do „1“.

Co v assembleru ARM znamená zápis HODNOTA EQU 0x_12003400, jedná se o instrukci procesoru nebo direktivu assembleru?

Vysvětlíte zápisy:

```
SEG_B EQU 2_00010000
```

```
jednicka EQU SEG_B :OR: SEG_C
```

Direktiva překladače **LTORG**, funkce, význam, použití. Kdy je potřeba využít direktivu LTORG? Uveďte malý úsek programu s korektním použitím direktivy LTORG, tak, aby se mohl vytvořit korektní program.

Procesor STM32F100x, struktura, vlastnosti, použití (pouze v rozsahu přednášek a cvič.)

(V dalším textu dotazy směřují na procesor STM32F100x a jeho použití. Proto, pokud je dotaz na procesor, případně připojení obvodů a dalších částí, míní se tím STM32F100x a spolupráce s ním, jak bylo prezentováno v přednáškách, případně probíhalo ve cvičeních.)

Vstupně, výstupní brány, konfigurace, varianty nastavení vstupně / výstupní brány. Jak se zapisují data na výstupní brány, jak se čtou data ze vstupní brány, co se musí provést před použitím brány? Popište funkci brány v režimu „open drain“, co se míní pojmy „pull up“, „pull down“ rezistor, „floating input“ při konfiguraci V/V brány?

Nakreslete způsob připojení tlačítka k bráně, popište způsob čtení jeho stavu. Je nutno využívat vždy vnějšího „pull- up“ rezistoru, či existuje jiné řešení? Je možno využít nějakého vnitřního rezistoru ve V/V bráně?

Odskoky tlačítka, podstata, projevy, jak se ošetří programově? Pokud by odskoky tlačítka nebyly ošetřeny, jak by se to mohlo projevit?

Rozhraní:

Obvod UART (USART), sériová komunikace, rozhraní RS-232 (napětíové úrovně vstupní a požadované minimální vstupní napětí), RS 422, RS 485, uspořádání.

Nakreslete průběh signálu na výstupu obvodu UART při vysílání ASCII znaku „A“ (0x41) při nastavení, 8 bitů dat, bez parita, 1 stop bit, modulační rychlost 9 600 Bd, jakou nejkratší dobu může trvat vyslání zprávy o 10 znacích? V jakém pořadí se vysílají datové bity?

Jaká napětíová úroveň bude na rozhraní RS -232 na datovém signálu TxD v klidu? Jaké jsou napětíové úrovně na rozhraní RS 232?

Jaké napětíové úrovně byste očekávali na rozhraní RS 422 proti zemi a mezi vodiči navzájem? Kolik vodičů je potřeba pro přenos jednoho datového signálu pomocí rozhraní RS 422? Které z rozhraní (RS 422, RS 485) je uzpůsobeno pro obousměrnou komunikaci a pro komunikaci typu „sběrnice“.

Co znamená pojem „zakončení vedení“ (u RS 422 a u RS485)? Jaké vedení se používá pro RS 422 a pro RS 485? Zakreslete situaci zachycující dvě jednotky – vysílač a přijímač propojené rozhraním RS 422. Kde je vedení zakončené a jak? Kam se umístí zakončovací rezistor? Jakou hodnotu přibližně bude mít (velikost). V čem se odlišuje rozhraní RS 422 od RS 485?

Jaké maximální rychlosti přenosu na malé vzdálenosti předpokládáte u RS 422, RS485, RS 232?

MOS tranzistory a další prvky pro vestavěné systémy a jejich aplikace

Tranzistor typu NMOS a PMOS s indukovaným kanálem. Vlastnosti, voltampérová charakteristika, prahové napětí, substrátová dioda, a její působení,

Jaké vývody má tranzistor NMOS s indukovaným kanálem (pokud tranzistor má 3 vývody a pokud má 4 vývody).

Co je to prahové napětí NMOS tranzistoru s indukovaným kanálem, k čemu je třeba tuto hodnotu znát?

Kolik vývodů musí mít tranzistor NMOS s indukovaným kanálem, aby jej bylo možno použít na místě přepínání signálů (náповěda: signálový proud protéká mezi svorkami S a D viz. přednášky).

Na jaký potenciál se v obvodu připojí substrát tranzistoru NMOS, pokud je samostatně vyveden? (Náповěda: na nejnižší potenciál vyskytující se v obvodu.)

Nakreslete zapojení, kdy se tranzistorem NMOS (např. BSS170 s indukovaným kanálem N) pinem STM32 (s napájením 3,3 V) ovládá LED. Který parametr tranzistoru je významný pro výběr tranzistoru pro výše uvedenou situaci?

Je možno výstupem STM32 přímo budít výkonové spínací tranzistory NMOS s indukovaným kanálem? Jaké je omezení? Které parazitní kapacity zde nepříznivě působí, kdy a jak se projevují (náповěda: proces spínání, přeslech parazitní kapacitou C_{GD} z výstupního obvodu na vstup, působení buzení elektrody G). Jakým způsobem jsou číslovány vývody integrovaných obvodů, jak se na pouzdrě nalezne vývod č.1. V jakém směru roste číslo vývodu?

Logické obvody CMOS

(V následující textu dotazy směřují k logickým obvodům CMOS, zkráceně **LO** a jejich použití, proto, pokud jsou např. uvedeny pojmy vstup, výstup, míní se tím vstup, výstup logického obvodu CMOS.)

Logické obvody CMOS, struktura, vlastnosti, uspořádání, základní parametry, úrovně U_{ILmax} , U_{IHmin} , U_{OL} , U_{OH} , vstupní rozhodovací úroveň. Elementární invertor CMOS, uspořádání, chování, vlastnosti. Náhradní schéma vstupní a výstupní struktury, přítomnost diod ve struktuře CMOS, obvody + 5V na vstupu tolerantní a netolerantní. „Latch – up“ efekt (působení parazitní struktury tyristoru).

Vnitřní odpory výstupu, mezní proudy I_{OLmax} , I_{OHmax} , I_{Omax} , I_{GNDmax} , I_{CCmax} , I_{ikmax} (proud vstupními diodami) I_{okmax} (proud diodami ve výstupu). Klidové vstupní proudy ve standardním (korektním) zapojení a použití obvodu. Třístavový výstup – podstata funkce, výstup typu „open drain“, „open collector“.

Dynamický proudový odběr logických obvodů CMOS, vztah pro proudový odběr obvodu CMOS s vnitřní ztrátovou kapacitou C_{pd} , který je zatížen kapacitou C_L . Vztah pro ztrátový výkon a pro proud. Jak se mění proudový odběr s frekvencí?

Blokování napájení logických obvodů, způsob, důvod a význam, použité součástky. Nakreslete uspořádání obvodu napájení logického obvodu CMOS s využitím blokovacího kondenzátoru a filtrační tlumivky.

Měření na logických obvodech s využitím osciloskopu. Osciloskopická sonda - podstata, důvod použití. Nakreslete principiální schéma osciloskopické sondy. Pokud je pro měření signálu (na výstupu rychlého logického obvodu) k dispozici osciloskop se sondou s možností přepnutí dělicího poměru na hodnotu 1:1 a 10:1, kterou z variant zvolíte? Volbu zdůvodněte.

Je možno zařadit do napájecího přívodu U_{cc} logického obvodu CMOS filtrační tlumivku, aniž by současně byl použit blokovací kondenzátor? Popište a vysvětlete situaci, ke které by došlo, pokud by se použilo takové řešení.

Čím je ovlivněna potřebná kapacita blokovacího kondenzátoru.

V katalogu ARM Cortex M0 lze nalézt údaj: Dynamic Power 78 uW/MHz (při napájení jádra procesoru napětím 1,2 V), co se asi tímto údajem míní; vysvětlete tento údaj.

Proč se na vstupu logického obvodu (např. invertoru 74HC04) nesmí vyskytovat statická napěťová úroveň poblíž rozhodovací úrovně? Co je to příčný proud obvodem (mezi svorkami U_{CC} a GND)? Může vstup obvodu CMOS 74HC04 (bez dalších úprav) zůstat nezapojený „floating“? K čemu by to mohlo vést?

Jaké velikosti mají napětí U_{ILmax} , U_{IHmin} , u obvodu 74HCT00 (při napájení 5V). Jaké napětí bude na nezatiženém výstupu STM32 (jehož výstup konfigurovaný jako „Push – Pull“ se chová jako výstup standardního logického obvodu CMOS) ve stavu H a ve stavu L? (nápopěda U_{CC} , a 0- GND).

Jaké napětí bude na výstupu STM32 s napájením $U_{CC} = 3,3$ V ve stavu H, při zátěži LED (proti zemi), kterou protéká proud 5 mA? (Napětí U_{CC} snižené o úbytek na vnitřním odporu R_{H} - odhad 50 Ohmů a méně).

Nakreslete náhradní schéma výstupu LO CMOS ve stavu H a ve stavu L. Nakreslete náhradní schéma vstupu LO CMOS, např. 74HCxxx, které nemají vstupy + 5 V tolerantní.

Jak se z hlediska uživatele liší u vstupy „+5V tolerantní“ a „5 netolerantní“ u STM32? Jak se to projeví při návaznosti na další obvody. Jak (podle jakého napěťového údaje) se v katalogu nalezne a určí, zda je vstup + 5 V tolerantní, případně, že může mít na vstupu přivedeno signálové napětí, aniž by obvod sám měl přivedeno napájecí napětí.

Výstup STM32 (s napájením $U_{CC} = 3,3$ V) ve stavu H je připojen na vstup posuvného registru 74HCT595, jehož výstupy jsou nezapojené a jehož napájecí zdroj je buď a) odpojen, b) zkratován. Vysvětlete a popište možné problémy.

Výstupy STM32 (s napájením $U_{CC} = 3,3$ V) generují impulsy, které jsou připojeny na příslušné vstupy posuvného registru 74HC595 (vybaveného blokovacím kondenzátorem v rozvodu napájení), jehož výstupy jsou nezapojené a jehož napájecí zdroj odpojen. Na svorku U_{CC} obvodu nejsou připojeny žádné další obvody. Bude, či nebude obvod 74HC595 vykazovat nějakou činnost; co by bylo možno pozorovat na výstupech? Svou hypotézu podložte důkazy vycházejícími z parametrů L.O.

Další otázka vychází ze stejných vstupních podmínek jako předchozí, avšak s tím rozdílem, že svorka U_{CC} je napojena na rozsáhlý napájecí systém logických obvodů. Popište možné problémy a vysvětlete.

Výstupem obvodu STM32 s napájením $U_{CC} = 3$ V se má budít obvod CMOS s napájením $U_{CC} = 5$ V. Který obvod se vybere – obvod řady 74HCxx nebo obvod řady 74HCTxx. (nápopěda – srovnání U_{OH} z STM32 a U_{IHmin} vstupu navazujícího obvodu, odpověď – použití HCT, ale vysvětlit).

V systému s STM32 je k dispozici pouze napájecí napětí $U_{CC} = 3,3$ V, jaké obvody posuvného registru se pro zobrazovač využijí - 74HC164 nebo 74HCT164? (nápopěda HCT může mít pouze typ. napájení + 5 V, HC může mít $U_{CC} = 2$ až 5, 5 V).

Výstupem STM32 se budí obvod 74HC595. Oba obvody mají napájení $U_{CC} = 3,3$ V. Které parametry by se měly kontrolovat? (Nápopěda: U_{OH} pro STM32 bude 3,3 V , U_{IHmin} pro 74HC je přibl. 0,7 x U_{CC} , tedy to je v pořádku).

Jakými způsoby se může snižovat proudový odběr STM32 (jehož chování z hlediska odběru odpovídá obecnému chování LO CMOS).

Logický obvod CMOS 74HC245 (s výstupem typu push – pull) s napájením $U_{CC} = 3,3 \text{ V}$ má výstup ve třetím stavu. Může být v této době připojen na sběrnici, kde by jiný obvod vysílal signál o napěťové úrovni 5V? K jaké kolizi by došlo, které diody ve struktuře by se projevíly?

Může se na vstup obvodu 74HC04, který má napájení $U_{CC} = 3,3 \text{ V}$, připojit výstup z obvodu 74HCT00? (Nápověda: 74HCT má standardní napájení 5V, 74HC04 nemá vstupy +5V tolerantní).

K čemu je výhodná přítomnost záchytného registru na výstupu posuvného registru 74HC595, který by se využíval jako doplňková výstupní brána k STM32? V čem je tento obvod výhodnější z hlediska aplikace a tvorby programu pro STM32 oproti posuvnému registru 74HC164?

Je nějaké omezení pro kaskádní řazení registrů 74HC595, příp. 74HC164, použitých v zobrazovací jednotce. Jsou u obvodu 74HC595 a u obvodu 74HC164 prostředky pro jejich kaskádní řazení? Bylo by možno pomocí posuvných registrů 74HC595 ovládat zobrazovací jednotku se 40 LED?

Co se míní u obvodu 74HC595 údajem, že $I_{GNDmax} = 70 \text{ mA}$? V katalogu obvodu 74HC595 je uveden údaj $I_{Omax} = 25 \text{ mA}$, co tento údaj značí? Bylo by možno tento obvod nasadit tak, že by budil 8 LED, současně, každou z nich proudem 25 mA? Co je chybného na této úvaze, který údaj je nutno ještě zohlednit?

Bylo by možno využít obvod 74HC595 pro ovládání 8 LED, s maximálním proudem 15 mA procházející LED, pokud by se programově zaručilo, že by nikdy nesvítily víc, než dvě LED současně? (katalog pro 74HC595 udává: I_{GNDmax} , $I_{CCmax} = 70 \text{ mA}$, $I_{Omax} = 25 \text{ mA}$).

Jaká typická napájecí napětí se u logických obvodů CMOS, či výstupních obvodu mikroprocesorů používají? (5V, 3,3V).

Co se míní pojmem „low voltage“ logické obvody? Pro jaké napájecí napětí se nejčastěji používají?

Proč se nesmí přepólovat napájení L.O.CMOS, k čemu by docházelo? Vysvětlete pomocí náhradního schématu (nápověda – substrátové diody v propustném směru).

Jaké napětí by bylo na logickém obvodu CMOS, pokud by se přepólovalo napájení a napájecí zdroj by měl vhodné proudové omezení (např. na 100 mA)?

Nakreslete uspořádání indikační jednotky s 16 LED připojené k STM32 pomocí posuvného registru.

Co znamená výrok, že brána (pin) v procesoru je + 5 V tolerantní?

Předložené kontrolní otázky nepokrývají celou problematiku, ale slouží pouze pro kontrolu přípravy a schopnosti aplikovat poznatky. Celá problematika je dána obsahem přenášek a cvičení.