

AXIe



AdvancedTCA Extensions for Instrumentation and Test

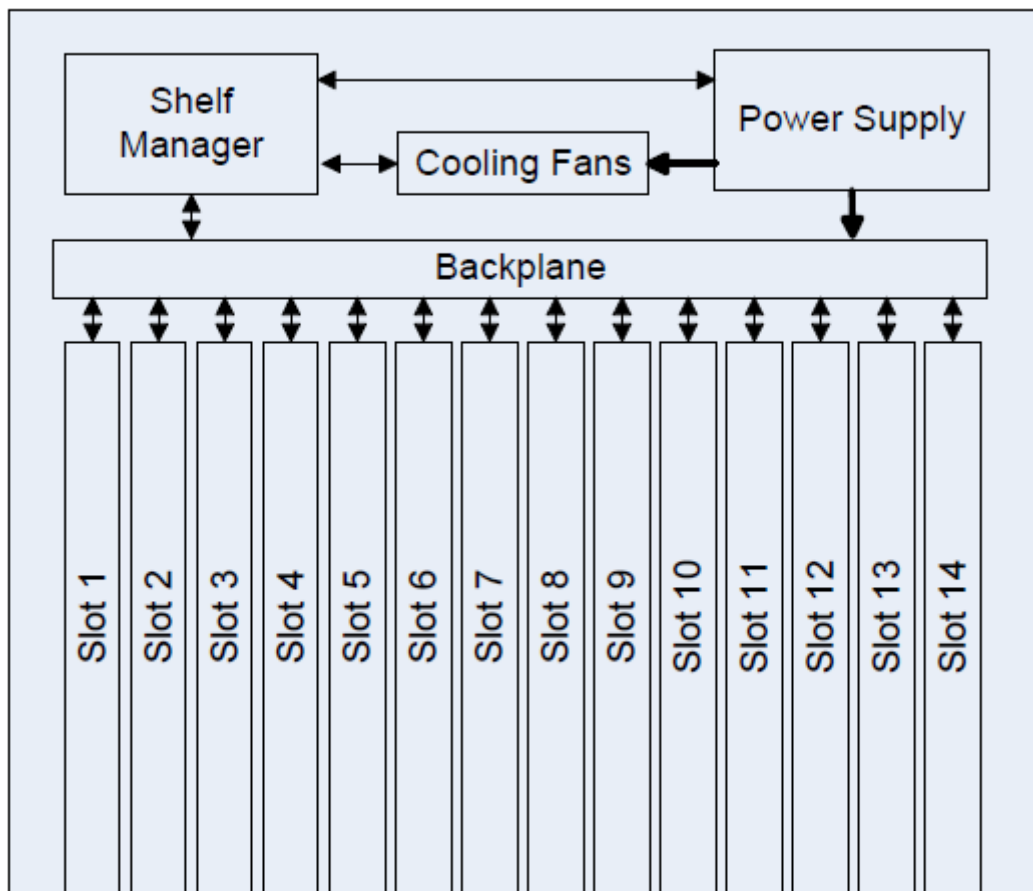
- Nový (2009) standard modulárních systémů pro extrémně výkonné aplikace
- „Velká verze“ PXI
- Základem je šasi Advanced Telecom Computing Architecture (PICMG)
- Velké desky – výkonné přístroje (200W/slot), výkonné chlazení
- PCIe do každého slotu + LAN do každého slotu = ATCA
- Navíc: trigger, star trigger, clock 100MHz, sync. , local bus
- SW: navenek se tváří jako PXI

AdvancedTCA

- PICMG 3.0 (viz www.picmg.org)
- 8U (322.75mm) x 280mm x 30.48mm (1.2in)
- Až 40 GB/s mezi moduly
- Redundantní napájení a propojení pro high-availability (99.999% a lepší)
 - Dual star x Dual Dual Star x Mesh
- Fabric Intfc: každý slot = 15 propojení (diferenčních kanálů) k až 15 jiným slotům
- FRUs (field replacable units) podporující IPMI

ACTA / AXIe šasi

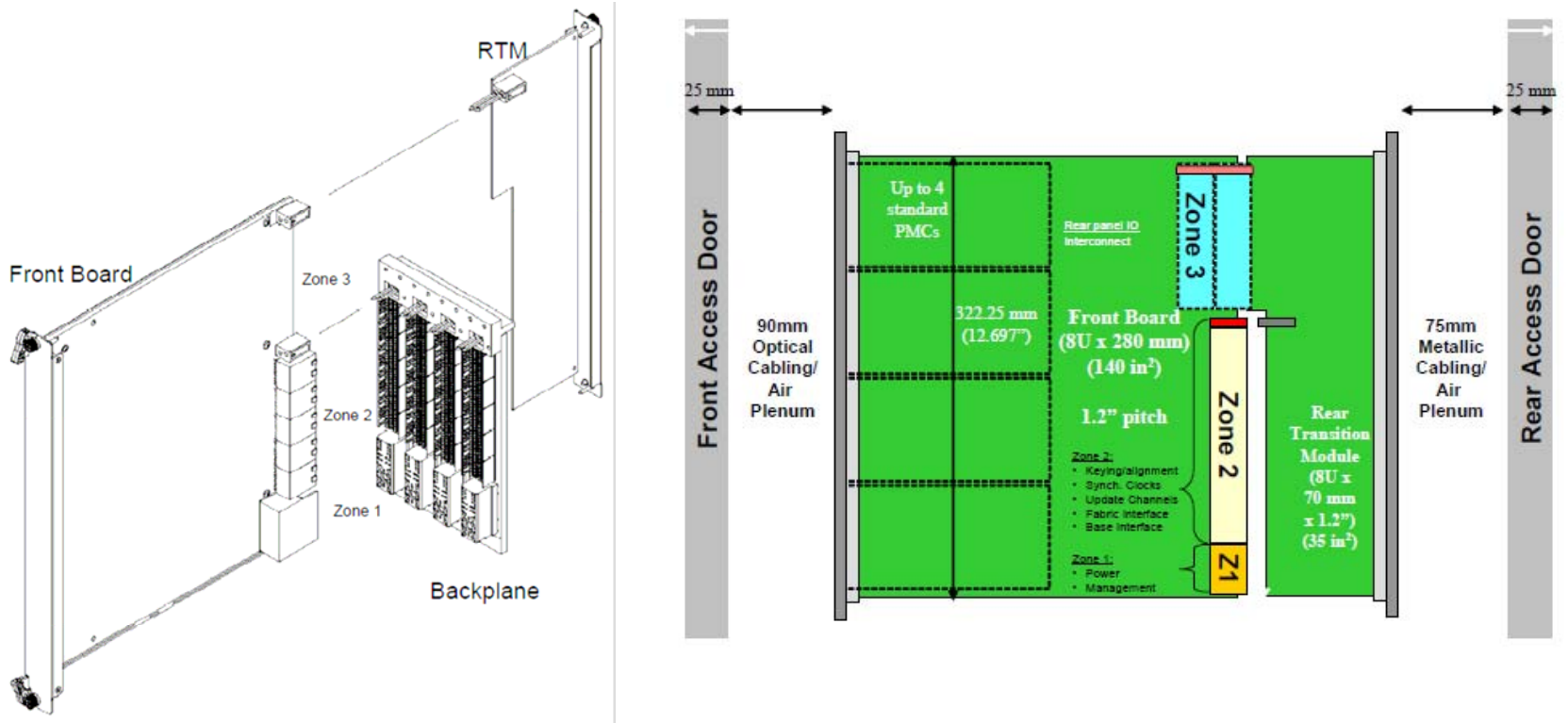
Chassis Rear



Chassis Front

obr.: AXIe std. – www.axistandard.org

ATCA



Konfigurace a rozměry desek v ATCA

(obr.: AXIe std. – www.axiestandard.org a PICMG 3.0 - www.picmg.org)

ATCA konektory

- Zóna 1: napájení (-48V) a shelf management (IPMI)
- Zóna 2: Data Transport Interface = 200 dif. párů
 - Base Interface 64 signálových párů
 - Fabric Interface 120 sp
 - Update channel Interface 10 sp
 - Synchronization Clock Interface 6 sp

Slot 1 a 2 jsou Huby star topologie (*redundance jen v ATCA*)
Druhy desek: Node, Hub, Mesh enabled, Fabric not supported
- Zóna 3: propojení s RTM (doplňkovými moduly pro zadní připojení)

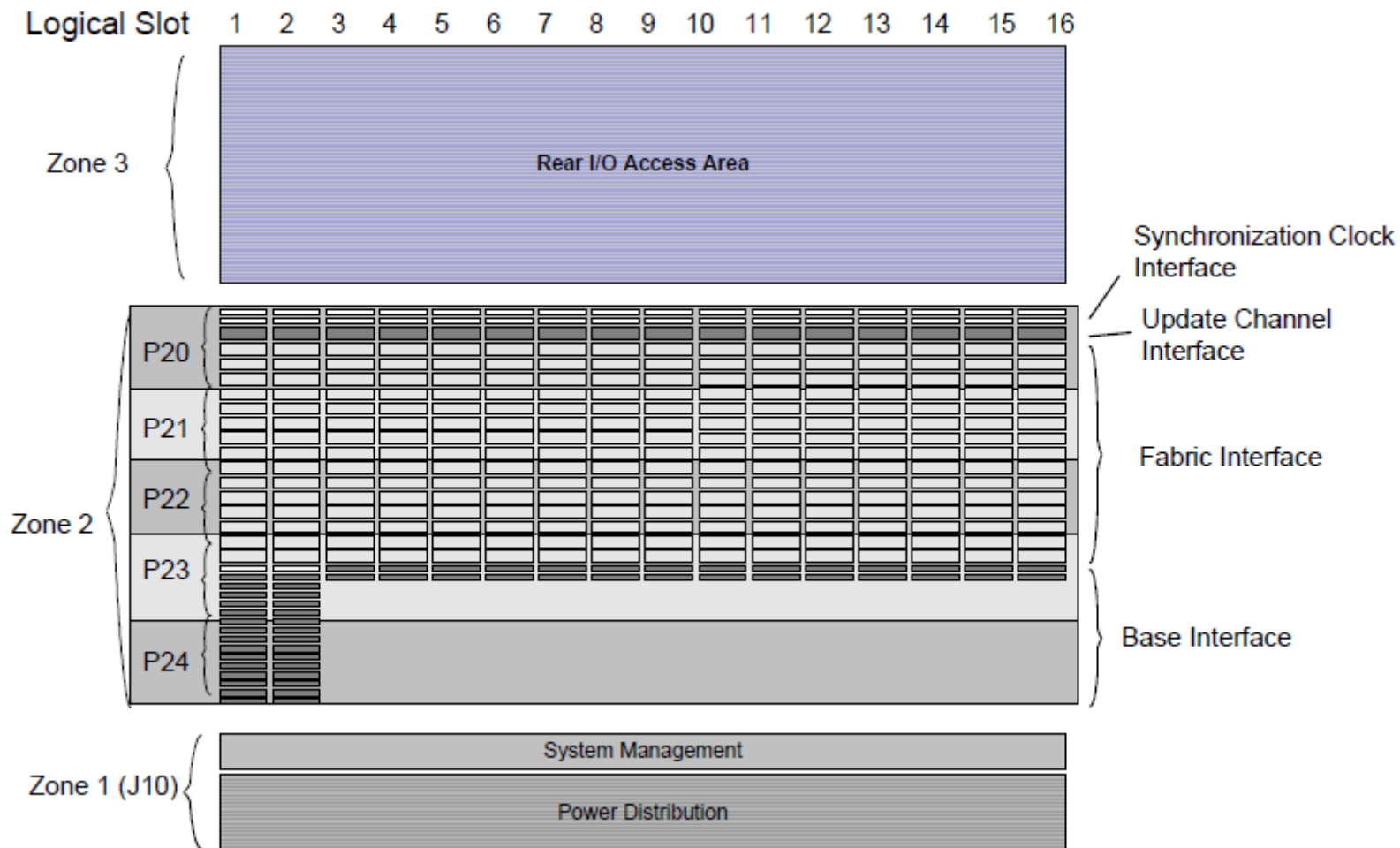


Obr.: ERNI - ZD connectors

Funkce Shelf manageru

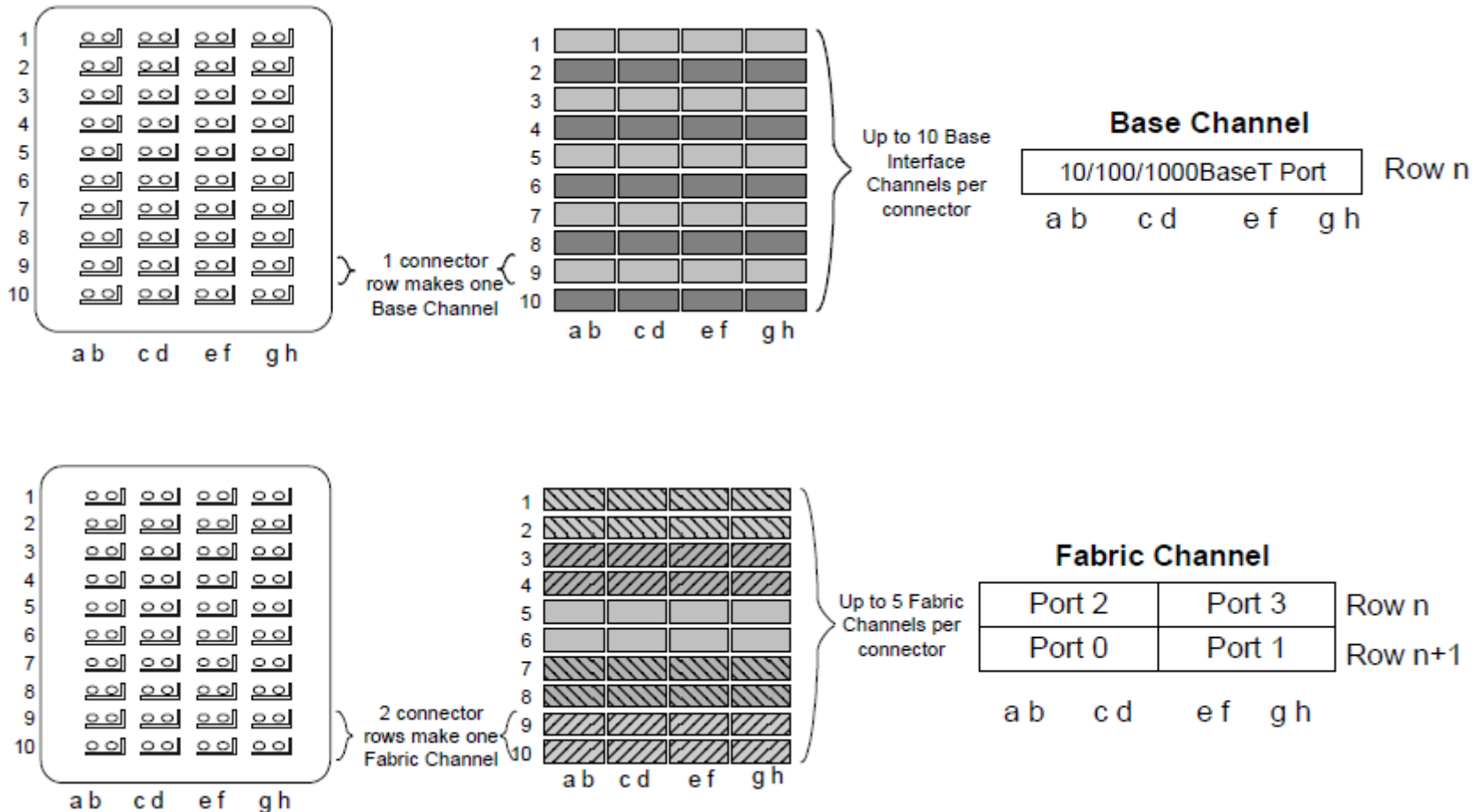
- Monitoruje funkce desek a systému, detekce anomálií, shromažďuje záznamy o událostech a chybách od desek, zdrojů, teplotních senzorů šasi, větráků, ...
- Kontrola napájení, větrání, aktivace desek, hotswap funkce přes IPMI
- Základní recovery funkce (remote power on-off, reset)
- Electronic keying = hlídá kompatibilitu desek a dovolí aktivaci propojení jen mezi elektricky odpovídajícími signály
- +Podporuje IP správu zdrojů: SNMP, Remote Boot, Web-based enterprise management protocol, ...

ATCA - konektory zóny 1, 2, 3



(Obr.:PICMG 3.0 - www.picmg.org)

Base channel a Fabric channel

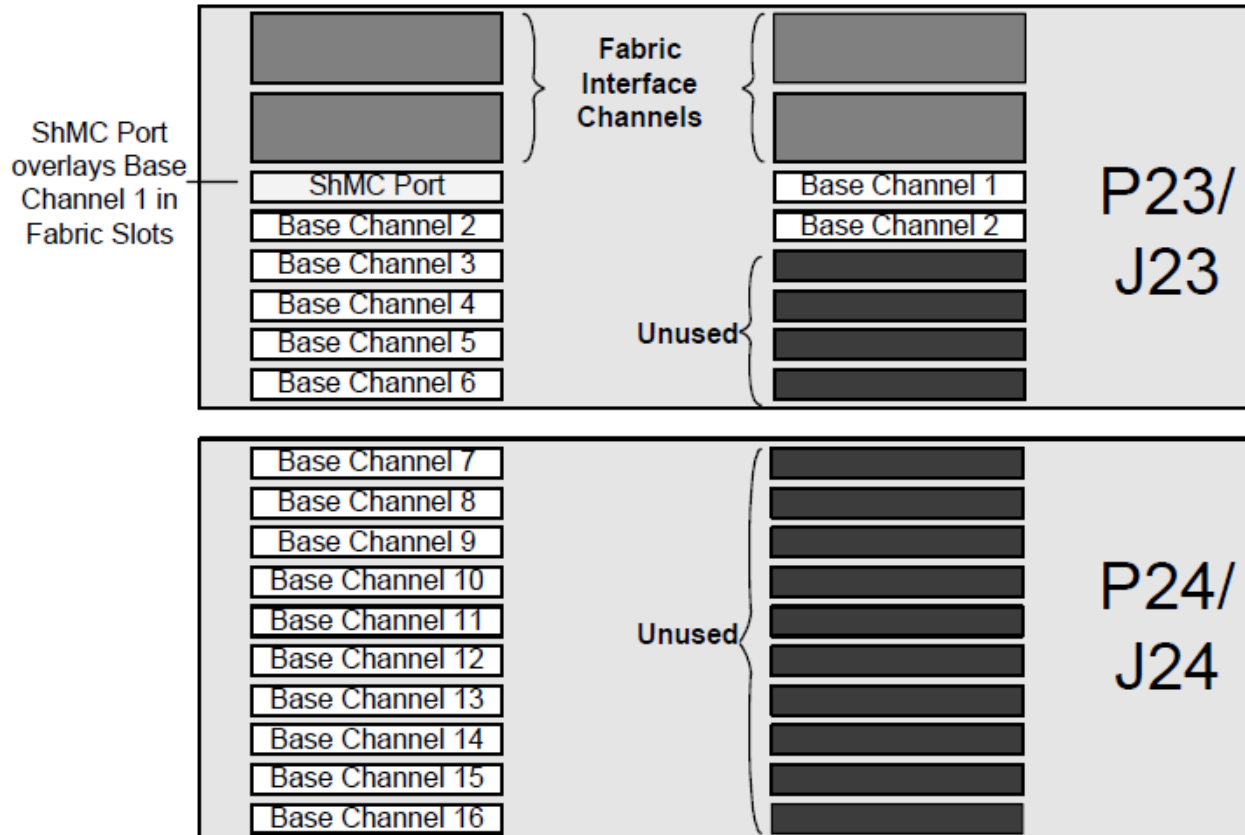


(Obr.:PICMG 3.0 - www.picmg.org)

ATCA konektory

Base Interface
Fabric Board/Slot
(Logical Slots 1 & 2)

Base Interface
Node Board/Slot
(Logical Slots 3-16)



(Obr.:PICMG 3.0 - www.picmg.org)

AXIe

- Šasi poskytuje (ne 16(ATCA) ale jen 14 slotů):
 - Shelf manager, správu zdrojů, napájení, chlazení
 - Propojení:
 - single star Base = LAN
 - single star Fabric = PCIe / serial (PICMG 3.4)
 - Timing, triggering, clock,...
- Moduly připojeny k šasi
 - LAN: obvykle jako varianta LXI, message based
 - PCIe: low-level, register based, blízké PXI
 - Vzácně: LAN i PCIe
- Ne-ATCA:
 - jen 14 slotů, ne redundance, ne Hub 2, RTMs ne povinně (AXIe 3.n)
 - Změna v Synchronization clock interface – obecnější CLK a TRG
 - Ne Update Channel Interface
 - Ne Hot-swap

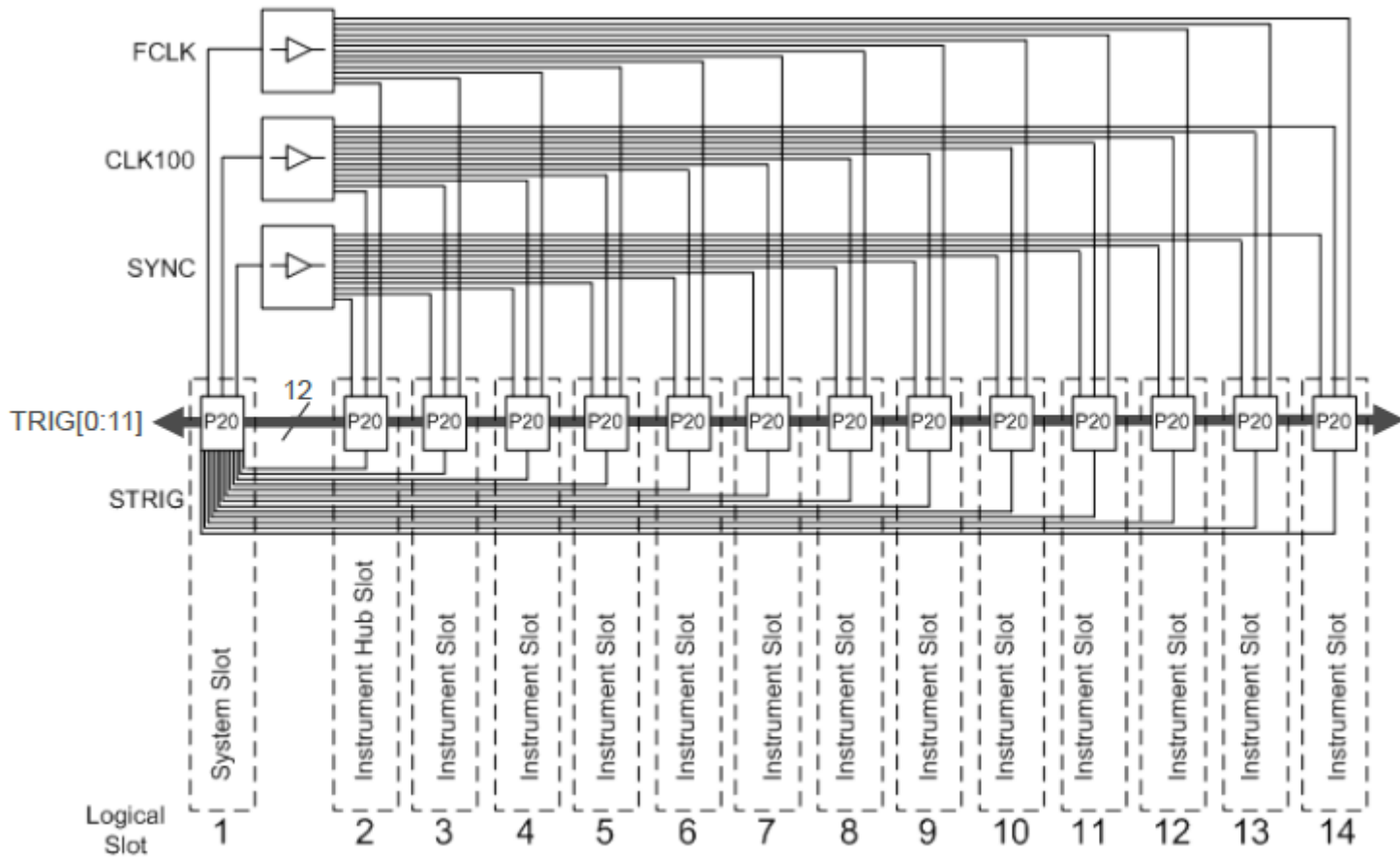
Nově v AXIe proti ATCA

- Trigger **bus** – TRIG[0-11] = 12 MLVDS sig. (není subjektem E-keying, musí zajistit app. sw.)
- Timing Interface = ze Syst. Slotu 1 ke každému
 - Star Clock CLK100, LVDS 100ps slot to slot skew
 - Star synchr. SYNC, LVDS 100ps
 - Star Trigger STRIG (bi-directional), LVDS 20ps
 - Fabric clock FCLK (PCIe Ref. Clk 100 MHz) HCSL

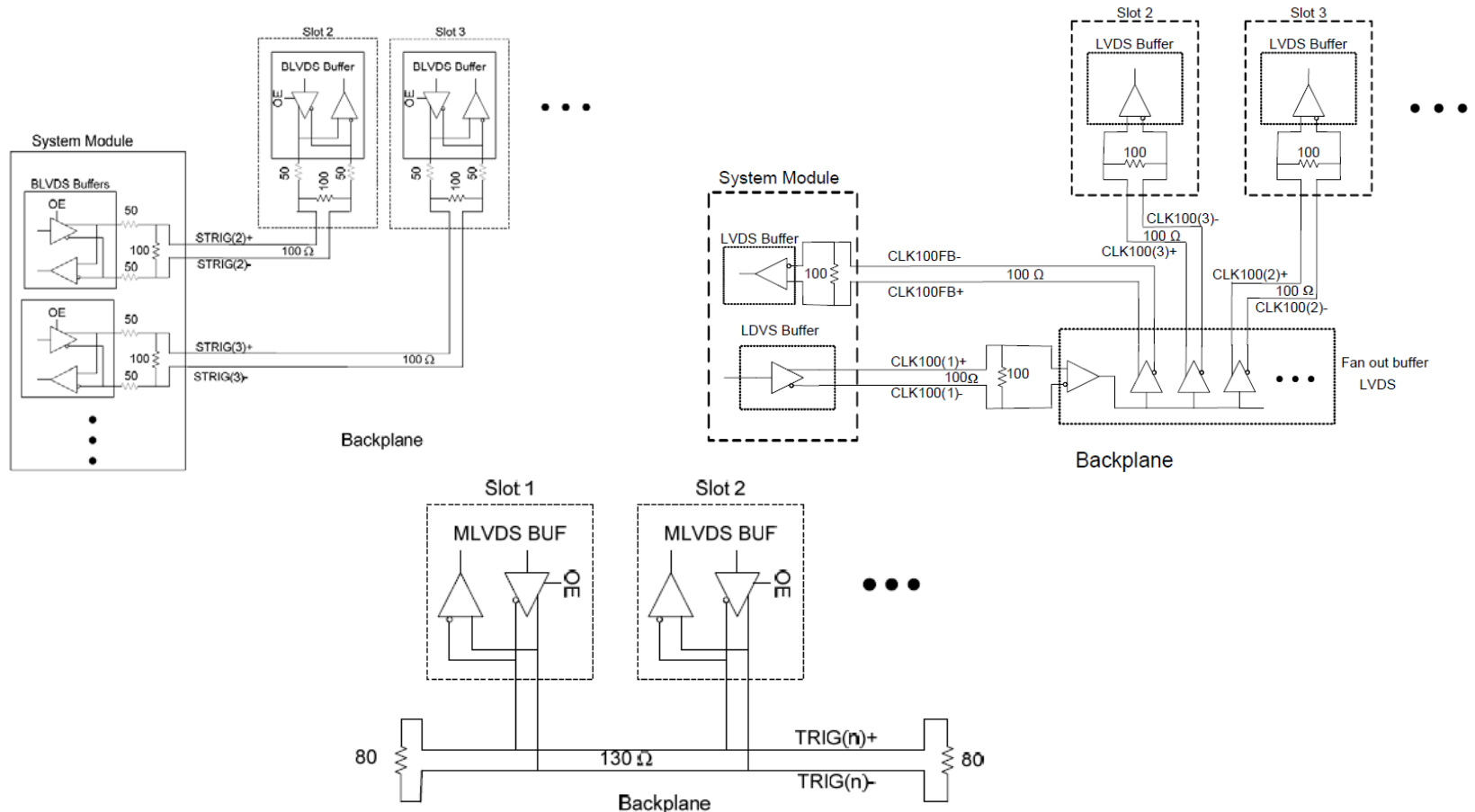
(místo Update ch., Syn. CLK a Slot 15 a 16 data fabric)

- Local bus – min. 18 lokálních párů mezi sousedy
- Zone 3 = AXIe 3.n
- Požadavky na interní EMC v šasi

Clk a trigger



Uspořádání STRIG, CLK100 a TRIG signálů



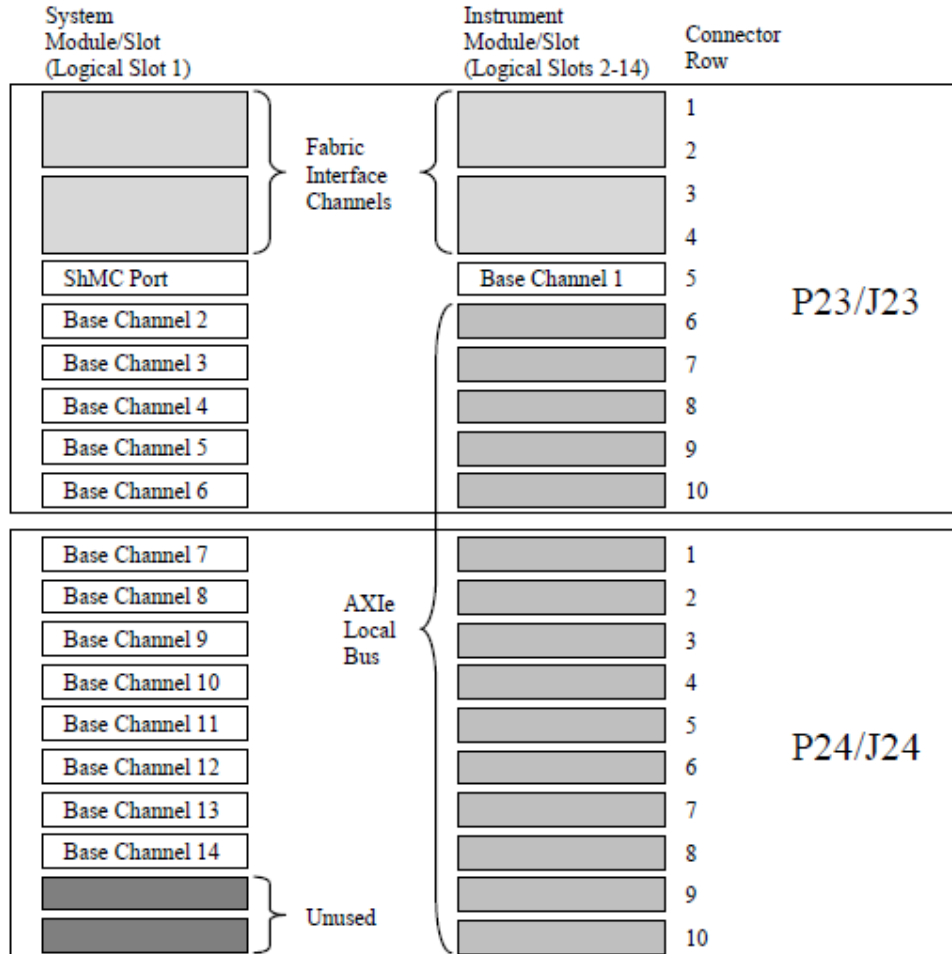
AXIe konektor – perif. modul

Row	Interface	Instrument Slot (Logical Slot 2-14) J20/P20 Connector Pairs							
		ab		cd		ef		gh	
1	Trigger	TRIG[0]+	TRIG[0]-	TRIG[1]+	TRIG[1]-	TRIG[2]+	TRIG[2]-	TRIG[3]+	TRIG[3]-
2	Trigger	TRIG[4]+	TRIG[4]-	TRIG[5]+	TRIG[5]-	TRIG[6]+	TRIG[6]-	FCLK+	FCLK-
3	Trigger	TRIG[7]+	TRIG[7]-	TRIG[8]+	TRIG[8]-	TRIG[9]+	TRIG[9]-	TRIG[10]+	TRIG[10]-
4	Timing	TRIG[11]+	TRIG[11]-	STRIG+	STRIG-	SYNC100+	SYNC100-	CLK100+	CLK100-
5	Local Bus	LBL[0]+	LBL[0]-	LBL[1]+	LBL[1]-	LBR[0]+	LBR[0]-	LBR[1]+	LBR[1]-
6	Local Bus	LBL[2]+	LBL[2]-	LBL[3]+	LBL[3]-	LBR[2]+	LBR[2]-	LBR[3]+	LBR[3]-
7	Local Bus	LBL[4]+	LBL[4]-	LBL[5]+	LBL[5]-	LBR[4]+	LBR[4]-	LBR[5]+	LBR[5]-
8	Local Bus	LBL[6]+	LBL[6]-	LBL[7]+	LBL[7]-	LBR[6]+	LBR[6]-	LBR[7]+	LBR[7]-
9	Local Bus	LBL[38]+	LBL[38]-	LBL[39]+	LBL[39]-	LBR[38]+	LBR[38]-	LBR[39]+	LBR[39]-
10	Local Bus	LBL[40]+	LBL[40]-	LBL[41]+	LBL[41]-	LBR[40]+	LBR[40]-	LBR[41]+	LBR[41]-

Row	Interface	Instrument Slot (Logical Slots 2-14) J23/P23 Connector Pairs							
		ab		cd		ef		gh	
1	Reserved	Tx2[2]+	Tx2[2]-	Rx2[2]+	Rx2[2]-	Tx3[2]+	Tx3[2]-	Rx3[2]+	Rx3[2]-
2		Tx0[2]+	Tx0[2]-	Rx0[2]+	Rx0[2]-	Tx1[2]+	Tx1[2]-	Rx1[2]+	Rx1[2]-
3	Fabric Channel 1	Tx2[1]+	Tx2[1]-	Rx2[1]+	Rx2[1]-	Tx3[1]+	Tx3[1]-	Rx3[1]+	Rx3[1]-
4		Tx0[1]+	Tx0[1]-	Rx0[1]+	Rx0[1]-	Tx1[1]+	Tx1[1]-	Rx1[1]+	Rx1[1]-
5	Base Channel 1	BI_DA1+ (TX1+)	BI_DA1- (TX1-)	BI_DB1+ (RX1+)	BI_DB1- (RX1-)	BI_DC1+	BI_DC1-	BI_DD1+	BI_DD1-
6	Local Bus	LBL[8]+	LBL[8]-	LBL[9]+	LBL[9]-	LBR[8]+	LBR[8]-	LBR[9]+	LBR[9]-
7	Local Bus	LBL[10]+	LBL[10]-	LBL[11]+	LBL[11]-	LBR[10]+	LBR[10]-	LBR[11]+	LBR[11]-
8	Local Bus	LBL[12]+	LBL[12]-	LBL[13]+	LBL[13]-	LBR[12]+	LBR[12]-	LBR[13]+	LBR[13]-
9	Local Bus	LBL[14]+	LBL[14]-	LBL[15]+	LBL[15]-	LBR[14]+	LBR[14]-	LBR[15]+	LBR[15]-
10	Local Bus	LBL[16]+	LBL[16]-	LBL[17]+	LBL[17]-	LBR[16]+	LBR[16]-	LBR[17]+	LBR[17]-

obr.: AXIe std. – www.axiestandard.org

AXIe konektory



AXIe embedded kontrolér



Agilent M9536A :

- Intel Xeon EP L5518 processor at 2.13 GHz
- 160 GB solid state hard drive and up to 24 GB RAM
- USB (3), 10/100/1000 LAN (2), VGA (up to 1600x1200), RS-232
- Win7 32/64 bit, MATLAB

obr.: Agilent

Feature	AXIe	PXIe
Chassis base	AdvancedTCA	cPCI/cPCIe
PCIe maximum data bandwidth (Maximum Gen 2.0): Single peripheral slot to backplane All peripheral slots to system slot	2 GB/s 26 GB/s	4 GB/s 8 GB/s
PCIe fabric	Yes	Yes
LAN backplane	Yes	No
Local bus	62 differential pairs	1 line (13 PXI)
Triggers	Bidirectional Star Trigger 12 signal MLVDS bus	Star Trigger(1xTTL, 3x Diff per slot) 8 Signal TTL bus
Frequency Reference & Sync	100MHz, yes	10MHz, 100MHz, yes
Power per slot	200 W	30 W
Board space per slot (higher density, flexibility)	900 cm ²	160 cm ²
Modules available	New	~1100

obr.: AXIe presentation – www.axistandard.org